

Document Summary



New
Search



Help

[Preview Claims](#)

[Preview Full Text](#)

[Preview Full Image](#)

Email Link: 

Document ID: JP 09-138716 A2

Title: ELECTRONIC COMPUTER

Assignee: TOSHIBA CORP

Inventor: MATOBA TSUKASA

US Class:

Int'l Class: G06F 01/20 A; G06F 01/32 B; G06F 15/16 B

Issue Date: 05/27/1997

Filing Date: 11/14/1995

Abstract:

PROBLEM TO BE SOLVED: To provide an optimum multi-processor constitution for a portable computer in which a battery operation is required.

SOLUTION: A parallel degree switch part 16 controls the operation/operation stop of four CPUs 11-14. The type of a power supply source, a calorific value, the load of CPU in the middle of an operation, or the number of CPUs which are simultaneously operated in accordance with operation environment setting by a user or system software, namely, CPU parallel degree is set. When power is supplied from an AC power source or when the highest performance of the computer is required, power consumption increases by setting the parallel degree to be high, but, processing performance can be improved. In the case of a battery operation and when the remaining quantity of a battery is less or when the highest performance of the computer is not required, control such as to reduce the parallel degree can be realized.

(C)1997,JPO

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-138716

(43) 公開日 平成9年(1997)5月27日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 1/20			G 0 6 F 1/00	3 6 0 D
1/32			15/16	3 8 0 Z
15/16	3 8 0		1/00	3 3 2 B

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号 特願平7-295587

(22) 出願日 平成7年(1995)11月14日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 的場 司

東京都青梅市末広町2丁目9番地 株式会
社東芝青梅工場内

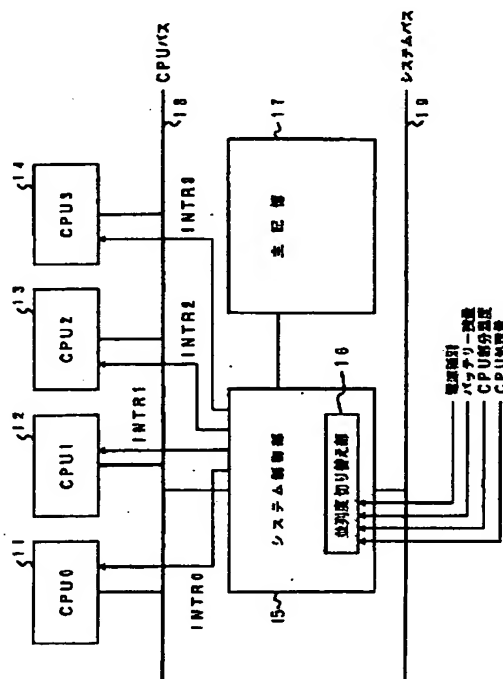
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 電子計算機

(57) 【要約】

【課題】 バッテリー動作が必要とされるポータブルコンピュータに最適なマルチプロセッサ構成を実現する。

【解決手段】 CPU (#0) 11~CPU (#3) 14 の4つのCPUは、それぞれ並列度切り替え部16によってその動作・動作停止が制御され、電源供給元の種類、発熱量、動作中のCPUの負荷、またはユーザやシステムソフトウェアによる動作環境設定に応じて、同時動作されるCPUの数、つまりCPU並列度が設定される。従って、AC電源から電源を供給している場合、またはコンピュータの最高性能が必要な場合は、並列度を高く設定することで消費電力は増加するが、処理能力を向上することができる。逆にバッテリー動作でかつバッテリー残量が少ない場合、またはコンピュータの最高性能を必要としない場合は、並列度を低くする等の制御が可能となる。



1

【特許請求の範囲】

【請求項 1】 複数の CPU を有するマルチプロセッサ型の電子計算機において、前記複数の CPU それぞれの動作・動作停止を制御して、同時動作する CPU の数を切り替える並列度切り替え手段を具備し、前記電子計算機の電源供給元の種類、発熱量、実行すべき処理に必要とされる性能、またはユーザやシステムソフトウェアによる動作環境設定に応じて前記並列度を高くまたは低く設定できるようにしたことを特徴とする電子計算機。

【請求項 2】 前記並列度切り替え手段は、前記電子計算機の発熱量または前記各 CPU の発熱量を検出する手段を含み、その発熱量の値に応じて前記並列度を動的に切り替えることを特徴とする請求項 1 記載の電子計算機。

【請求項 3】 前記並列度切り替え手段は、前記電子計算機の電源供給元が AC 電源とバッテリーのどちらであるかに応じて、前記並列度を切り替えることを特徴とする請求項 1 記載の電子計算機。

【請求項 4】 前記並列度切り替え手段は、前記電子計算機の電源供給元がバッテリーの時、そのバッテリーの残容量に応じて前記並列度を切り替えることを特徴とする請求項 1 記載の電子計算機。

【請求項 5】 前記並列度切り替え手段は、動作中の CPU の負荷状態に応じて、前記並列度を切り替えることを特徴する請求項 1 記載の電子計算機。

【請求項 6】 前記並列度切り替え手段は、前記 CPU 毎にクロック信号の供給または電源供給を制御する手段を含み、動作停止状態の CPU に対するクロック供給または電源供給を停止することを特徴とする請求項 1 記載の電子計算機。

【請求項 7】 互いに消費電力、または性能の異なる複数の CPU を有する電子計算機において、前記電子計算機の電源供給元の種類、発熱量、または実行すべき処理に必要とされる性能、またはユーザやシステムソフトウェアによる動作環境設定に応じて、動作させる CPU を切り替える CPU 切り替え手段を具備することを特徴とする電子計算機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は電子計算機に関し、特に複数の CPU を有する電子計算機に関する。

【0002】

【従来の技術】 近年、パーソナルコンピュータやワークステーション等の小型電子計算機の性能向上はめざまし。特に、最近では、この様な小型計算機でも、1つの CPU を用いるシングルプロセッサ構成のみならず、複数個の CPU を用いるマルチプロセッサ構成の採用が始

2

められている。また、今後は、シングルプロセッサ構成での性能向上は頭打ちとなり、マルチプロセッサ型により性能向上を図る方式が主流になると言われている。

【0003】 しかし、一方で、マルチプロセッサ構成を採用すると、消費電力が増加するという問題がある。これはバッテリー動作が必要な可搬型のパーソナルコンピュータにとっては特に大きな問題である。

【0004】 ノートブック型パーソナルコンピュータに代表される可搬型コンピュータにおいては、バッテリー動作時間が重要なポイントである。しかし同時に処理性能の高さも重要であり、ノートブック型であっても通常のデスクトップ型と同じ性能が要求されている。現在、デスクトップ型コンピュータはマルチプロセッサ構成の方向に進んでおり、今後この方向への進展はますます加速されるものと予測される。

【0005】 したがって、ノートブック型パーソナルコンピュータの分野でも、デスクトップ型との性能を埋めるためにマルチプロセッサ型の方向に向かうことが予測されている。そこで問題となるのが、CPU 部分の消費電力の増加である。複数の CPU が同時に動作することにより、単純計算では動作している CPU の個数倍の電力を CPU 部分が消費してしまうことになる。この消費電力の増加は、バッテリー動作時間の減少を引き起こし、可搬型コンピュータとして最も重要なポイントである連続動作時間に悪影響を及ぼしてしまう。

【0006】 また、シングルプロセッサ構成のコンピュータにおいても、CPU 部分の消費電力はシステム全体の消費電力のかかなりの割合を占めるようになってきており、CPU 部分の消費電力低下が重大な問題となっている。

【0007】

【発明が解決しようとする課題】 上述したように、マルチプロセッサ構成の採用は電子計算機の性能向上を図る上できわめて有効であるが、その反面、電力消費が大きくなるという問題があり、可搬型の小型電子計算機等に採用することは困難であった。

【0008】 この発明はこの様な点に鑑みてなされたものであり、消費電力の低減と処理性能の向上とをマルチプロセッサ構成で両立できるようにし、バッテリー動作が必要とされる可搬型コンピュータにおけるマルチプロセッサ構成の実現に好適な電子計算機を提供することを目的とする。

【0009】

【課題を解決するための手段】 この発明は、複数の CPU を有するマルチプロセッサ型の電子計算機において、前記複数の CPU それぞれの動作・動作停止を制御し、同時動作する CPU の数を切り替える並列度切り替え手段を具備し、前記電子計算機の電源供給元の種類、発熱量、動作中の CPU の負荷、またはユーザやシステムソフトウェアによる動作環境設定に応じて前記並列度を高

くまたは低く設定できるようにしたことを特徴とする。

【0010】この電子計算機においては、電源の状況やCPUの負荷等に応じて並列度の制御が行える。すなわち、AC電源から電源を供給している場合、またはコンピュータの最高性能が必要な場合は、並列度を高く設定することで、消費電力は増加するが、処理能力を向上することができる。

【0011】逆にバッテリー動作でかつバッテリー残量が少ない場合、またはコンピュータの最高性能を必要としない場合は、並列度を低くすることで、処理能力は低下するが消費電力を低下させることが可能となる。言い換えればバッテリー動作時間を長くすることが可能となるという効果がある。

【0012】この様な制御を使用者の設定等だけで切り替えるのではなく、電源の状況やCPUの処理量をコンピュータ自身が検知、判断することによって、よりきめの細かい消費電力制御が可能となり、結果として、実効的な処理能力を落とさずに、消費電力を著しく低下させることができるという効果がある。

【0013】また、この発明の電子計算機は、異なるインプリメンテーションのCPUを複数個具備し、上述のマルチプロセッサ構成の場合と同様に電源の状況やCPUの処理量をCPU切り替え手段が検知し、どのCPUを実行するかを選択することを特徴とする。

【0014】この場合、異なるインプリメンテーションの複数のCPUは同一の命令セットアーキテクチャを持ち、命令レベルでの互換性があるものを利用する。ただし、CPUとしてのインプリメンテーションは異なり、例えば、性能は比較的低いが低消費電力であるCPUや、消費電力は大きいが高性能なCPUなどを組み合わせて用いるものとする。現在では、このように異なるインプリメンテーションの複数のCPUを1チップに内蔵するのに十分な半導体技術がすでに確立されている。これによってシングルプロセッサ構成のコンピュータにおいても、消費電力制御を有効に行うことが可能となり、実効的な処理能力を落とさずに、消費電力を著しく低下させることができるという効果が得られる。

【0015】

【発明の実施の形態】以下、図面を参照してこの発明の実施形態について説明する。図1には、この発明の第1の実施形態に係るコンピュータシステムの構成が示されている。このシステムは、バッテリー駆動可能なノートブックタイプのパーソナルコンピュータであり、CPU(#0)11~CPU(#3)14の4CPU構成のマルチプロセッサシステムである。

【0016】15はシステム制御部であり、CPU(#0)11~CPU(#3)14それぞれの制御、主記憶17の制御、CPUバス18とシステムバス19との間のインタフェース等を行なう。このシステム制御部15は、CPU(#0)11~CPU(#3)14の中で同

時動作されるCPU数を制御するために、並列度切り替え部16を備えている。

【0017】並列度切り替え部16は、4つのCPU(#0)11~CPU(#3)14それぞれの動作/非動作を管理するブロックであり、このコンピュータシステムの電源供給元の種類、発熱量、動作中のCPUの負荷状態、またはユーザやシステムソフトウェアによるシステム動作環境設定等に応じて、同時動作させるCPUの数を制御する。また、並列度切り替え部16は、CPU毎にクロック信号の供給および電源供給を制御する機能を持つ。

【0018】以下、4つのCPU(#0)11~CPU(#3)14それぞれの動作/非動作の決定方法と動作状態から非動作状態への遷移、逆に非動作状態から動作状態への遷移の方法について具体的に説明する。

【0019】システム起動時またはリジューム時は、並列度切り替え部16は、それ以前に決定された情報に従って、4つのCPU(#0)11~CPU(#3)14の動作状態を決める。その情報は、例えばユーザやシステムソフトウェアによって指定されたシステムの動作環境情報やシステムのデフォルト情報、または、直前にシステムダウンまたはサスペンドする前の状態を引き継いだ情報などである。

【0020】その後、システム運転時において並列度切り替え部16は、以下のルールにしたがって4つのCPU(#0)11~CPU(#3)14の動作/非動作状態を決める。

(1) システムの電源がAC電源から供給されている場合は、すべてのCPU(#0)11~CPU(#3)14を動作状態にする。

(2) システムの電源がAC電源ではなく、バッテリーから供給されている場合は、バッテリーの残存容量を調べ、残量があるパーセンテージ以上であれば、すべてのCPU(#0)11~CPU(#3)14を動作状態にする。

【0021】残量があるパーセンテージ以下であれば、その度合いに応じてCPUを非動作状態へ遷移させる。最終的には1つのCPUのみ動作状態にする。

(3) CPU(#0)11~CPU(#3)14周辺の温度をその近くに配置したサーミスタ等の温度センサを用いて計測して、動作中のCPUの発熱量を調べ、計測温度と予め規定されたしきい値に従って、動作状態にするCPUの個数を決定する。

(4) CPUの負荷、つまりCPUが行なう処理の量を計測し、処理量が多い場合は、より多くのCPUを動作状態にし、処理量が少ない場合(キー入力待ち等のアイドル状態)はより少ないCPUを動作状態にする。

【0022】これら制御を実現するために、並列度切り替え部16は、以下の情報を入力する。

・電源種別：電源がAC電源から供給されているか、バ

バッテリーから供給されているかを示す。

【0023】・バッテリー残量：バッテリーの残量を示す。本実施形態では、バッテリー残量が百分率で表現されているものとし、B%で表す。

・CPU温度：CPU部分の温度計測結果。本実施形態では、CPU温度は摂氏温度で計測されているものとし、T℃で表す。

【0024】・CPU処理量：個々のCPUが処理している仕事の量。W0, W1, W2, W3で表す。CPU処理量の計測方法は様々な方法が考えられるが、例えば、個々のCPUに対する割り込みの量で判断する方法や、個々のCPUが出力するアドレス値をトレースし、アイドル状態か否かを判断してもよい。

【0025】並列度切り替え部16は、これら情報により時刻Tにおいて実行可能とするCPUの台数を決定する。その際、バッテリー残量、CPU温度については何段階かのしきい値をあらかじめ設定しておき、実行台数を決定する。

【0026】例えば、以下のようなしきい値を設定しておく。

・バッテリー残量	実行台数
76%-100%	4
51%-75%	3
26%-50%	2
1%-25%	1
・CPU温度	実行台数
76℃以上	1
51-75℃	2
26-50℃	3
25℃以下	4

並列度切り替え部16は、図2に示すCPU動作/停止情報を持ち、現在のCPUの動作状況を監視する。並列度切り替え部16は、時刻T1における該CPU動作/停止情報と上記入力情報とによって、次の時刻T2におけるCPU動作/停止情報を決定する。その際、動作から停止、または停止から動作状態へ移行させる必要のあるCPUに対して、何らかの手段で割り込みをかける。本実施形態では、動作の移行をCPUに対する割り込み線INTR0-INTR3を用いて行なうという例で説明する。

【0027】まず動作中のCPUを停止させるシーケンスについて説明する。この例では、CPU#3を停止させるシーケンスについて図3を参照して説明する。

(1) 並列度切り替え部16はCPU動作停止条件の成立を検知すると、CPU#3に対する割り込み信号INTR3をアクティブにする(ステップS11)。

(2) CPU#3はただちに割り込み応答シーケンスにはいり、割り込みベクタを取得するため、割り込み応答バスサイクルを発行する(ステップS21)。

(3) 並列度切り替え部16を含むシステム側が、割り

込みベクタとして、停止要求を示す“00”というデータをCPU#3に返す(ステップS12)。

(4) CPU#3は停止要求のための割り込みであることを知り、ただちに停止処理に移行する(ステップS22, S23)。

(5) 停止処理は以下のとおり行なわれる。CPU#3が停止する前に、ここまでにCPU#3が行っていた処理を他のCPUに引き継ぐ必要があるため、CPU#3は、CPU#3の内部状態を主記憶17中に保存する。CPU#3の内部状態としてはプログラムカウンタ、スタックポインタ、各種汎用レジスタ、浮動小数点演算レジスタ、各種演算フラグなどがある。CPU#3が内部キャッシュメモリを持っている場合は、キャッシュをフラッシュし、主記憶17へ書き戻す。ただし、CPU#3がバスウォッチ機能を具備している場合はキャッシュフラッシュ処理を省略しても構わない。上記CPU#3の内部状態は、主記憶17のシステム的に決められた番地に退避される。

(6) (5)の処理が完了すると、CPU#3は並列度切り替え部16に対して、完了を何らかの方法で伝える(ステップS24)。これには並列度切り替え部16の中にあるIOレジスタへのIOライトなどが方法として考えられる。

(7) 並列度切り替え部16は、CPU#3の処理をその他の動作中のCPUに引き継ぐために、引き継ぐCPUを選択する(ステップS13)。選択方法としては、最も以前に仕事を引き継がせたCPUに引き継がせる方法や、その時点で最も仕事量の少ないCPUを前記割り込み量などの計測により選びそのCPUに引き継ぐ方法などが考えられる。

(8) 並列度切り替え部16は、CPU#3の処理を継続させるCPUに対して、割り込みをかける。この例ではCPU#0が選択され、INTR0がアクティブになるものとする。

(9) CPU#0はただちに割り込み応答を行ない(ステップS31)、並列度切り替え部16は、割り込みベクタ“01”(仕事の引き継ぎ)を返す(ステップS14)。

(10) CPU#0は、実行プロセス管理テーブルを更新し、新たな仕事を挿入する。その後、主記憶の決められた番地からCPU3の内部状態のうちプログラムカウンタ以外の情報をロードし、最後にCPU3の内部状態として保存されていたプログラムカウンタのアドレスへ分岐(リターン・フロム・インタラプト)する(ステップS32, S33)。

(11) これでCPU#3が行っていた処理は完全にCPU0#へ移行できる。

(12) CPU#3は(6)の処理が完了した時点で停止状態となり、後に「実行開始」割り込みを受け付けるまではその状態を維持する。

7

【0028】並列度切り替え部16は、この後CPU#3へのクロックを停止してもよいし、CPU#3への電源供給を停止しても構わない。最後に並列度切り替え部16はCPU動作/停止情報のCPU#3に関するビット“0（停止）”にセットする。

【0029】次に、停止中のCPUを動作再開させるシーケンスについて説明する。この例では、CPU#3を動作再開させるシーケンスについて説明する。

(1) 並列度切り替え部16は、CPU動作再開条件成立を検知すると（ステップS41）、動作再開させるCPU#3以外の他のCPU、例えばCPU#0を選択する（ステップS42）。そして、並列度切り替え部16は、CPU#0に割り込みをかけ、CPU#0が実行する割り込み応答バスサイクル（ステップS51）にตอบสนองして、割り込みベクタ“02”を返す（ステップS43）。“02”は、仕事分配命令割り込みである。

(2) CPU#0は、ただちに実行プロセス管理テーブルを調べ、どの仕事を新たなCPU#3に実行させるかを決定する（ステップS52、S53）。CPU0はその結果、現在CPU1が実行している仕事AをCPU3に実行させることを決定する。

(3) CPU#0は、CPU#1に仕事Aを放棄させるべく、並列度切り替え部16に対してIOライト等によって、CPU#1に割り込みをかけさせる。CPU#1はただちに割り込み応答サイクルに入り（ステップS61）、並列度切り替え部16は、それにตอบสนองしてベクタ“03”を返す（ステップS44）。

(4) ベクタ“03”は仕事放棄を意味し、CPU#1は現在の内部状態を、主記憶17へ退避する。

(5) CPU#0は、実行プロセス管理テーブルを更新し、新たな仕事をCPU#3に対して挿入する（ステップS54）。

(6) CPU#0は、並列度切り替え部16にCPU3に対する割り込みをかけさせ、CPU#3はその結果としてベクタ“04”（仕事開始）を得る（ステップS71、S45）。

(7) CPU#3は、CPU#1の現在の内部状態のプログラムカウンタ以外の情報を主記憶17からロードし、最後に保存されていたプログラムカウンタのアドレスへ分岐（リターン・フロム・インタラプト）する（ステップS72、S73）。これでCPU#1が行なっていた仕事AがCPU#3に引き継がれる。

【0030】以上のように、実施形態1のシステムにおいては、電源の状況やCPUの負荷等に応じて並列度の制御が行える。すなわち、AC電源から電源を供給している場合、またはコンピュータの最高性能が必要な場合は、並列度を高く設定することで、消費電力は増加するが、処理能力を向上することができる。

【0031】逆にバッテリー動作でかつバッテリー残量が少ない場合、またはコンピュータの最高性能を必要と

8

しない場合は、並列度を低くすることで、処理能力は低下するが消費電力を低下させることが可能となる。言い換えればバッテリー動作時間を長くすることが可能となるという効果がある。

【0032】また、ユーザやシステムソフトウェアによるシステム動作環境設定等に応じて、同時動作させるCPUの数を制御する場合には、高速動作モードと低消費電力モードとを用意し、高速動作モードがシステム動作環境として選択された場合には、全てのCPUを動作させ、低消費電力モードが指定された場合には、一部のCPUのみを動作させるように制御してもよい。

【0033】また、このような同時動作させるCPU数の制御をユーザによる環境設定等だけで切り替えるのではなく、電源の状況やCPUの処理量をコンピュータ自身が検知、判断することによって動的に行うことにより、よりきめの細かい消費電力制御が可能となり、結果として、実効的な処理能力を落とさずに、消費電力を著しく低下させることができるという効果が得られる。

【0034】なお、並列度切り替え部16は、例えば、図3および図4で説明した動作停止/動作再開のためのシーケンスを実行するソフトウェアと、4つのCPU（#0）11～CPU（#3）14それぞれに対するクロック供給や電源供給を制御するハードウェア等によって実現できるが、その全ての機能を、ハードウェアまたはソフトウェアによって実現したり、あるいは専用のマイクロコンピュータなどを用いて実現することもできる。

【0035】次に、図5を参照して、この発明の第2実施形態を説明する。このシステムは、第1実施形態と同様に4つのCPU（#0）11～CPU（#3）14を有しているが、複数のCPUが同時動作することではなく、いずれか1つのCPUが選択され、その選択されたCPUだけが動作されるというシングルプロセッサ構成を採用している。

【0036】CPU（#0）11～CPU（#3）14は、同一の命令セットアーキテクチャに基づいて設計されたマイクロプロセッサであり、CPU#3>CPU#2>CPU#1>CPU#0の順番で処理性能の高いものとする。また同様の順番で消費電力が高いものとする。したがって、高い処理性能を要求する場合はCPU#3の使用が適しており低消費電力が要求される場合はCPU#0を使用するのがよい。

【0037】このシステムでは、CPU切り替え部26が、システムの電源供給元の種類、発熱量、動作中のCPUの負荷状態、またはユーザやシステムソフトウェアによるシステム動作環境設定等の状況に応じたCPU切り替えを行なう。CPU切り替え部26は、並列度切り替え部16と同様に、4つのCPU（#0）11～CPU（#3）14それぞれの動作/非動作を管理するプロ

ックであり、CPU毎にクロック信号の供給および電源供給を制御する機能を持つ。

【0038】ここでは、電源状態にしたがってCPUを切り替える例について説明する。

(1) まず時刻T1では最も処理性能が高いCPU#3が実行しているものとする。時刻T2でシステムの電源がバッテリーからの供給に切り替えられたものとする。

(2) CPU切り替え部26はバッテリー動作への移行を検出し、実行しているCPUをより低消費電力なタイプへ切り替えるため、以下の処理を行なう。

(3) まず実行中のCPU#3に対して割り込みをかける。

(4) CPU#3はただちに割り込み応答サイクルに入り、割り込みベクタとして“10”を得る。“10”は動作停止要求を意味する。

(5) 停止処理は以下のとおり行なわれる。CPU3が停止する前に、ここまでにCPU#3が行っていた処理を他のCPUに引き継ぐ必要があるため、CPU#3は、そのCPUの内部状態を主記憶17中に保存する。CPUの内部状態としてはプログラムカウンタ、スタックポインタ、各種汎用レジスタ、浮動小数点演算レジスタ、各種演算フラグなどがある。CPU#3が内部キャッシュメモリを持っている場合は、キャッシュをフラッシュし、主記憶17へ書き戻す。ただし、CPU#3がバスウォッチ機能を具備している場合はキャッシュフラッシュ処理を省略しても構わない。上記CPUの内部状態は、主記憶のシステム的に決められた番地に退避される。

(6) (5)の処理が完了すると、CPU#3はCPU切り替え部26に対して、完了を何らかの方法で伝える。これにはCPU切り替え部26の中にあるIOレジスタへのIOライトなどが方法として考えられる。

(7) CPU切り替え部26は、CPU#3が行っていた処理をそれより消費電力の低いCPU#2に引き継がせることを決定し、CPU#2に割り込みをかける。

(8) CPU#2はただちに割り込み応答サイクルに入り、割り込みベクタとして“11”を得る。“11”は仕事の引き継ぎを意味する。

(9) CPU#2は、実行プロセス管理テーブルを更新し、新たな仕事を挿入する。その後、主記憶17の決められた番地からCPU#3の内部状態のうちプログラムカウンタ以外の情報をロードし、最後にCPU#3の内部状態として保存されていたプログラムカウンタのアドレスへ分岐(リターン・フロム・インタラプト)する。

(10) これでCPU#3が行っていた処理は完全にCPU#2へ移行できる。

(11) CPU#3は(6)の処理が完了した時点で停止状態となり、後に「実行開始」割り込みを受け付ける

まではその状態を維持する。

【0039】CPU切り替え部26は、この後CPU#3へのクロックを停止してもよいし、CPU#3への電源供給を停止しても構わない。最後にCPU切り替え部26は図2に示したCPU動作/停止情報のCPU#3に関するビットを“0(停止)”にセットし、代わりにCPU#2に関するビット“1”にセットする。

【0040】以上のように、第2実施形態のシステムでは、異なるインプリメンテーションのCPUを複数個備えており、実施形態1のマルチプロセッサ構成の場合と同様に電源の状況やCPUの処理量をCPU切り替え部26が検知し、どのCPUを動作させるかが選択される。この場合、異なるインプリメンテーションの複数のCPUは同一の命令セットアーキテクチャを持ち、命令レベルでの互換性があるものを利用しており、且つCPUとしてのインプリメンテーションは異なり、例えば、性能は比較的低い低消費電力であるCPUや、消費電力は大きい高性能なCPUなどを組み合わせて用いられている。現在では、このように異なるインプリメンテーションの複数個のCPUを1チップに内蔵するのに十分な半導体技術がすでに確立されている。これによってシングルプロセッサ構成のコンピュータにおいても、消費電力制御を有効に行なうことが可能となり、実効的な処理能力を落とさずに、消費電力を著しく低下させることができるという効果が得られる。

【0041】

【発明の効果】以上説明したように、この発明によれば、消費電力の低減と処理性能の向上とをマルチプロセッサ構成で両立できるようになり、バッテリー動作が必要とされるポータブルコンピュータに最適なマルチプロセッサ構成を実現できる。

【図面の簡単な説明】

【図1】この発明の第1の実施形態に係るコンピュータシステムの構成を示すブロック図。

【図2】同第1実施形態のコンピュータシステムで管理されるCPU動作/停止情報の一例を示す図。

【図3】同第1実施形態のコンピュータシステムにおいて動作中のCPUを停止させる手順を説明するための図。

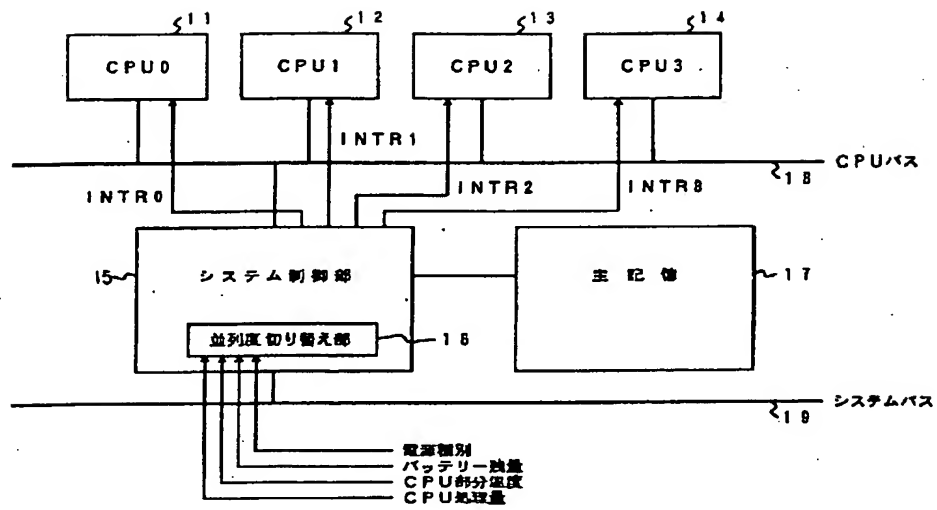
【図4】同第1実施形態のコンピュータシステムにおいて停止中のCPUを動作開始させる手順を説明するための図。

【図5】この発明の第2の実施形態に係るコンピュータシステムの構成を示すブロック図。

【符号の説明】

11~14…CPU、15…システム制御部、16…並列度切り替え部、17…主記憶、18…CPUバス、19…システムバス、26…CPU切り替え部。

【図1】



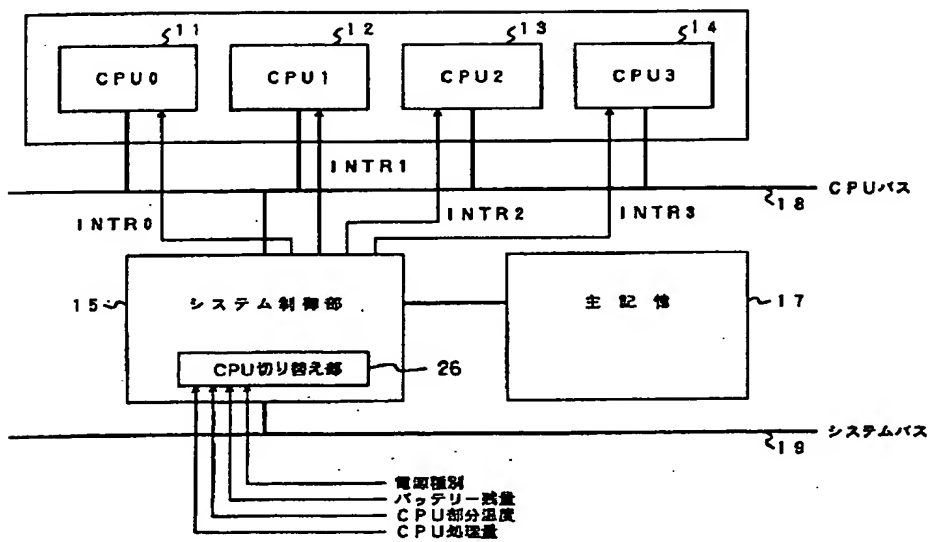
【図2】

CPU動作/停止情報

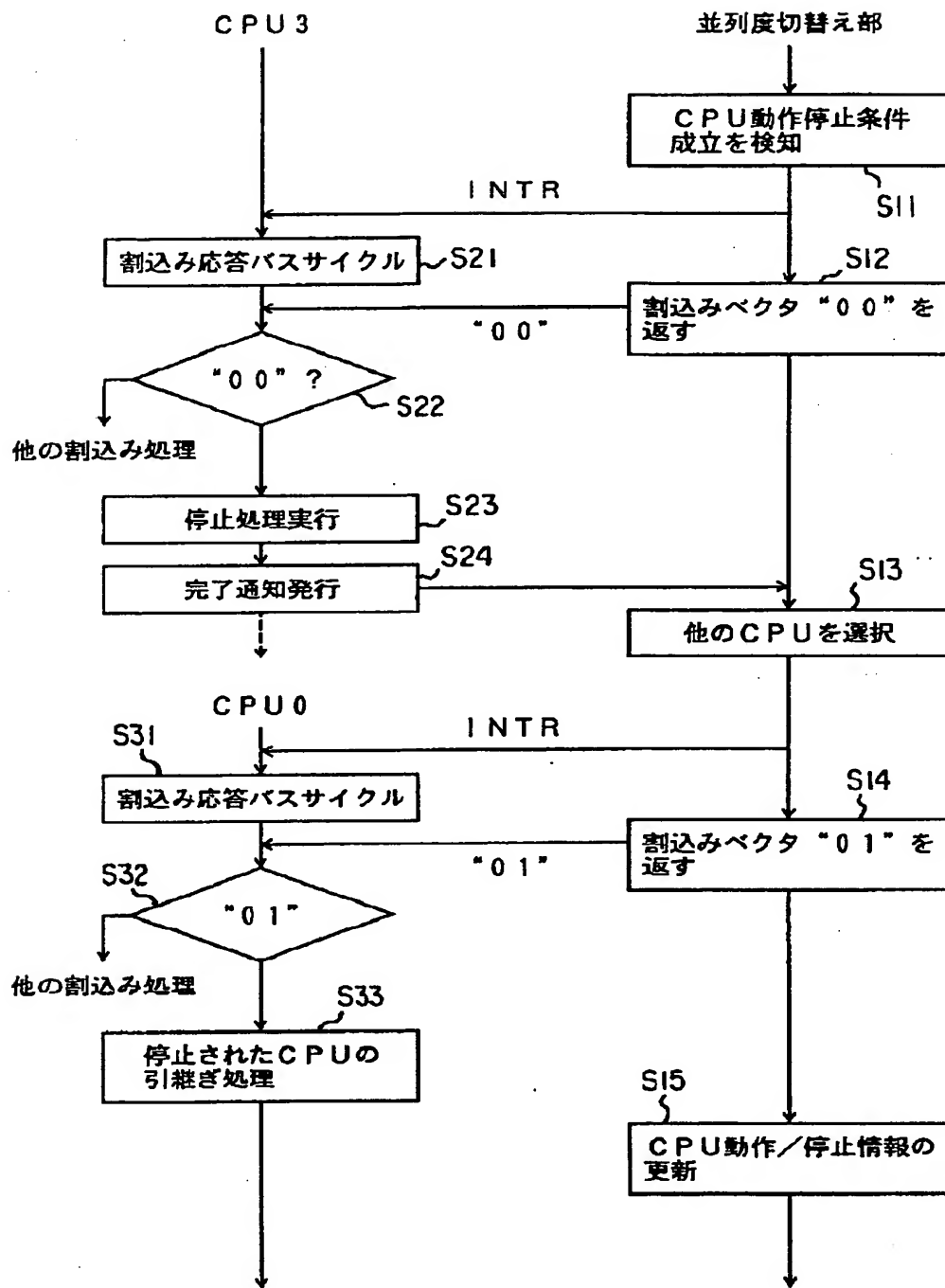
CPU0	CPU1	CPU2	CPU3
1	1	0	0

1 : 動作中
0 : 停止中

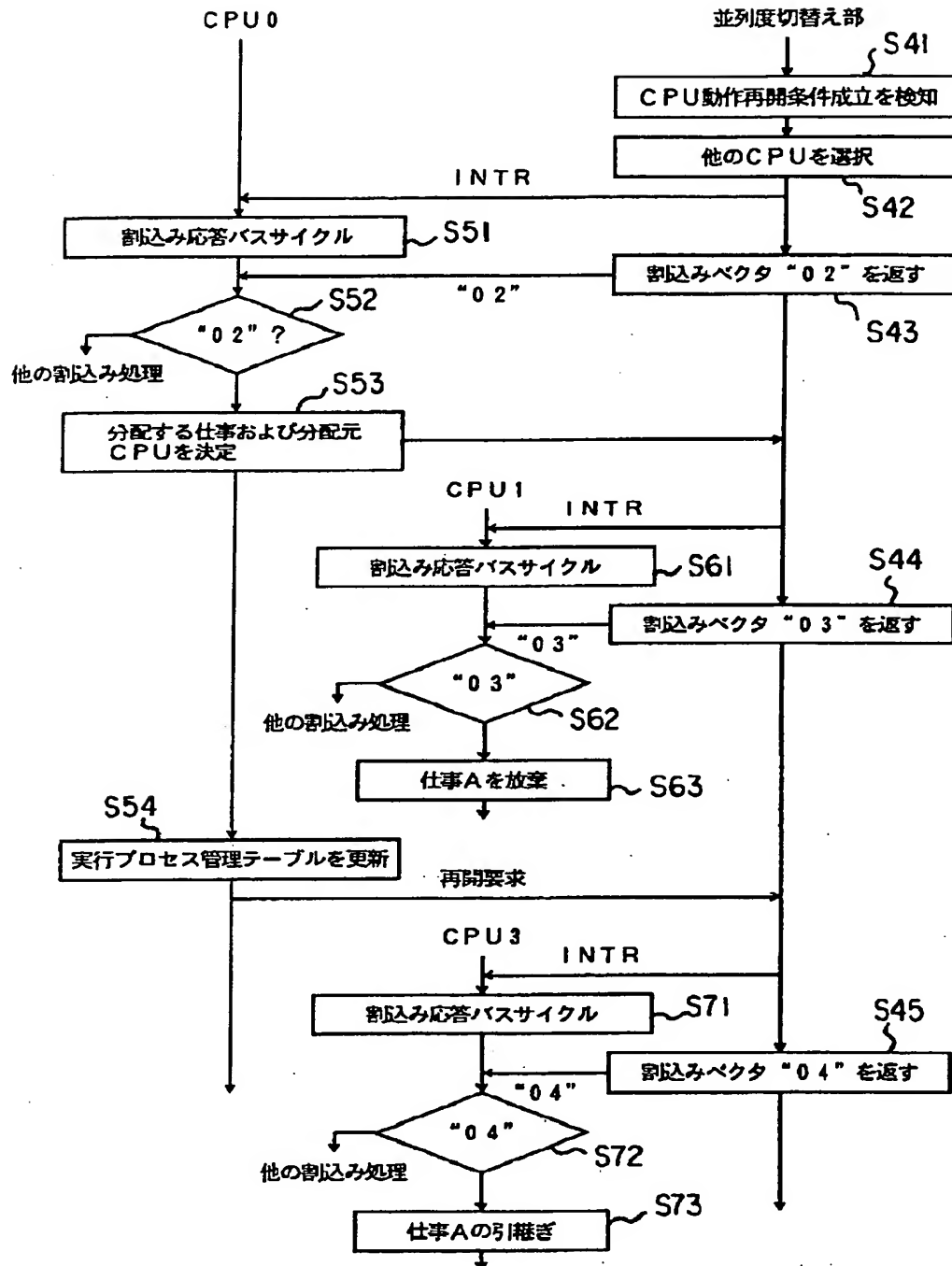
【図5】



【図3】



【図 4】



THIS PAGE BLANK (USPTO)